

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

DIALOG(R) File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

011951212 **Image available**

WPI Acc No: 1998-368122/199832

XRPX Acc No: N98-288099

Matrix substrate for electron emitting element for television - has cathode formed on glass base member via reinforcement layer that improves adhesion strength

Patent Assignee: DAINIPPON PRINTING CO LTD (NIPQ)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10144204	A	19980529	JP 96309895	A	19961107	199832 B

Priority Applications (No Type Date): JP 96309895 A 19961107

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 10144204	A		9	H01J-001/30	

Abstract (Basic): JP 10144204 A

The matrix substrate comprises a base member (100) formed using glass material. A cathode is formed on the glass base member via a reinforcement layer (105). The reinforcement layer is provided to enhance adhesion strength of cathode on base member.

ADVANTAGE - Prevents peeling and destruction of cathode.

Dwg.4/12

Title Terms: MATRIX; SUBSTRATE; ELECTRON; EMIT; ELEMENT; TELEVISION; CATHODE; FORMING; GLASS; BASE; MEMBER; REINFORCED; LAYER; IMPROVE; ADHESIVE; STRENGTH

Derwent Class: V05

International Patent Class (Main): H01J-001/30

International Patent Class (Additional): H01J-009/02

File Segment: EPI

Manual Codes (EPI/S-X): V05-L01A3; V05-L05D1

THIS PAGE BLANK (USPTO)

(51) Int. Cl.⁶

識別記号

F I

H 0 1 J 1/30

H 0 1 J 1/30

E

9/02

9/02

E

審査請求 未請求 請求項の数 6 F D (全 9 頁)

(21) 出願番号

特願平8-309895

(22) 出願日

平成8年(1996)11月7日

(71) 出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72) 発明者 細谷 守男

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

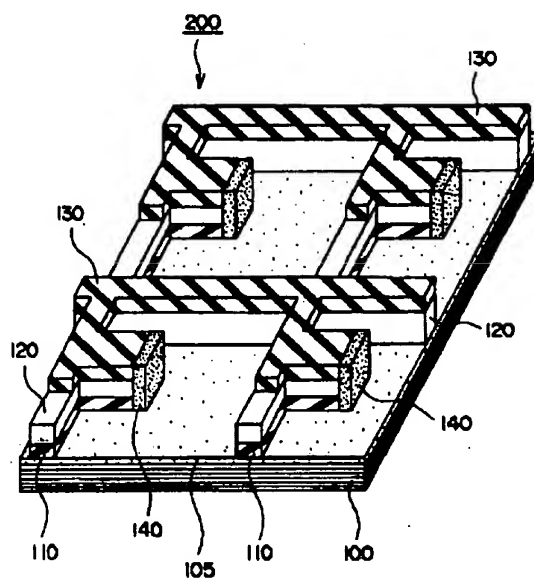
(74) 代理人 弁理士 小西 淳美

(54) 【発明の名称】 電子放出素子用マトリックス基板およびその製造方法

(57) 【要約】

【課題】 画像表示に使用される電子放出素子用マトリックス基板の基板ガラスと電極層、絶縁層との密着性を改善する。

【解決手段】 電子放出素子用マトリックス基板の基板ガラスと電極層または絶縁層の間に、低熱膨張率のガラス層を形成することにより、ガラス基板と電極層または絶縁層の熱膨張率の違いに基づく当該層の剥離や破壊現象を緩和でき、マトリックス基板製造工程における歩留りの向上を図ることができる。



【特許請求の範囲】

【請求項1】 画像表示のための電子放出素子用マトリックス基板であって、カソード側ガラス電極基板上に密着性強化層を介してカソード電極が形成されていることを特徴とする電子放出素子用マトリックス基板。

【請求項2】 画像表示のための電子放出素子用マトリックス基板であって、カソード側ガラス電極基板上に密着性強化層を介して、下部電極、絶縁層、上部電極からなるカソード電極が形成されていることを特徴とする電子放出素子用マトリックス基板。

【請求項3】 密着性強化層が、 PbO 、 Al_2O_3 、 B_2O_3 、 SiO_2 、 MgO 、 SrO 、 BaO から選ばれた成分の混合体を主成分とする低融点のガラスペーストの焼成体であることを特徴とする請求項1または請求項2記載の電子放出素子用マトリックス基板。

【請求項4】 画像表示のための電子放出素子用マトリックス基板の製造方法であって、カソード側ガラス電極基板上に低融点ガラスペーストを塗布する工程と、当該ガラスペーストを焼成して密着性強化層とする工程と、密着性強化層上にカソード電極準備層を形成した後、当該電極層をパターン形成して一対の素子電極を形成する工程と、当該電極上に有機パラジウム化合物を含む有機溶媒を成膜する工程と、当該有機溶媒膜を焼成して電子放出膜を形成する工程とを順に行うことを特徴とする電子放出素子用マトリックス基板の製造方法。

【請求項5】 画像表示のための電子放出素子用マトリックス基板の製造方法であって、カソード側ガラス電極基板上に低融点ガラスペーストを塗布する工程と、当該ガラスペーストを焼成して密着性強化層とする工程と、密着性強化層上にカソード電極準備層を形成した後、当該電極層をパターン形成して一方の素子電極を形成する工程と、当該電極上および密着性強化層上にガラス微粒子を分散した感光性レジストを塗布し乾燥する工程と当該ガラス微粒子分散感光性レジストをパターン形成した後、焼成して絶縁層を形成する工程と、絶縁層上にカソード電極準備層を形成した後、当該電極層をパターン形成して他方の素子電極を形成する工程と、当該双方の電極上に有機パラジウム化合物を含む有機溶媒を成膜する工程と、当該有機溶媒膜を焼成して電子放出膜を形成する工程とを順に行うことを特徴とする電子放出素子用マトリックス基板の製造方法。

【請求項6】 低融点ガラスペーストが、 PbO 、 Al_2O_3 、 B_2O_3 、 SiO_2 、 MgO 、 SrO 、 BaO から選ばれた成分の混合体を主成分とする低融点のガラスペーストであることを特徴とする請求項4または請求項5記載の電子放出素子用マトリックス基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子放出素子用マ

トリックス基板およびその製造方法に関し、特に、電子放出素子用マトリックス基板のカソード電極基板と当該基板上に形成される電極または絶縁層との密着性の向上を図る技術に関する。

【0002】

【従来の技術】 近年、電子放出素子技術を用いた画像表示素子が注目を浴びている。これは、表面伝導型電子放出素子を基板上にマトリックス状に配列して、テレビジョン画像等を表示するものである。この電子放出素子用マトリックス基板には、基板上に列方向をなす下部電極と絶縁層を介して、下部電極と直交する行方向をなす上部電極を形成し、これらの交点近くに下部電極と上部電極を対向させて素子電極を形成し、素子電極上に通電により電子放出を行う機能を有する電子放出現象を塗布してフォーミングを行うことにより電子放出素子用マトリックス基板を形成するものが提案されている。

【0003】 表面伝導型電子放出素子を基板上に形成し、画像表示用電子放出素子を形成する例としては、図1のような形態のものが検討されている。図1は、画像表示用電子放出素子10から対向基板20に向けて電子放出が行われている状態を示す図である。図1(A)はその断面図、図1(B)は、その上面図であり、図1(B)の1-1線における断面が、図1(A)に示されていることになる。図1では、単一の画像表示素子が示されているに過ぎないが、実際の画像表示用マトリックス基板では、このような素子が、数十万の単位で縦横に配列していることになる。

【0004】 従来の電子放出素子の構造および動作原理を、図1に基づき説明することにする。電子放出素子10は、ガラス基板11上に電極12、13を形成し、さらにその上に電子放出膜14を形成することにより構成されている。電子放出膜14は、カソード電極として機能することになり、たとえば、 SnO_2 、 In_2O_3 、 PbO などの金属酸化物、 Au 、 Ag などの金属、カーボンその他各種半導体など、表面伝導型の電子放出現象が知られている材料が使用されている。一方、対向基板20は、ガラス基板21上に透明電極22および蛍光体層23を形成したものである。透明電極22は、たとえばITOなどの材料で構成され、アノード電極として機能することになる。カラー用のフラットパネルの場合は、アノード電極側の蛍光体層23は、B、G、Rの3色の蛍光体に塗り分けて構成されることになる。

【0005】 いま、図1(A)のように、各部に配線を施した場合に生じる現象について考えてみる。この配線によれば、電極13には電源33から正の電圧が印加され、電極12には電源31から負の電圧が印加される。また、画像表示素子10と対向基板20との間にも、電源32によってカソード/アノード間電圧が印加される。電極12、13によって、電子放出膜14の両側に電圧が印加されると、電子放出膜14の膜表面部分に、図に

矢印で示したような電子放出が起こる。これが、表面伝導型の電子放出として知られている現象である。

【0006】一方、本願出願人は、特願7-317174、特願7-310036、特願8-85991等において基板上に、正負の素子電極を絶縁層を介して設けた電子放出素子用マトリックス基板について提案している。このように絶縁層を介して電極を設けるのは、駆動に必要な配線層を立体的に形成して単純な工程でマトリックス基板を製造できるようにすることと、正負の電極を立体的構造にすることにより電子放出の収束性を高めることを目的としている。そして、正負の電極のうち、絶縁層の下部になる電極を下部電極、絶縁層の上部になる電極を上部電極と便宜上呼んでいる。

【0007】

【発明が解決しようとする課題】ところで、この種の電子放出素子用マトリックス基板では、ガラス基板上に金属からなる下部電極と SiO_2 等の絶縁体層を介して上部電極を形成したものが一般的である。しかし、このような従来技術による電子放出素子では、ガラス基板と素子電極またはガラス基板と絶縁層の密着性に関して特別な考慮がなされていなかったため、マトリックス基板製造工程における焼成等の温度変化により基板と電極または絶縁体などの熱膨張率の差異により、層間に亀裂や破損が生じやすく製品の歩留りが低下する原因となっていた。そこで、本発明では、ガラス基板と電極、絶縁体層の間に低膨張率の密着性強化層を導入することによってこの問題を解決しようとするものである。

【0008】

【課題を解決するための手段】

(1) 上記課題を解決するための本発明の要旨の第1は、画像表示のための電子放出素子用マトリックス基板であって、カソード側ガラス電極基板上に密着性強化層を介してカソード電極が形成されていることを特徴とする電子放出素子用マトリックス基板、にある。かかる電子放出素子用マトリックス基板であれば、ガラス電極基板とカソード電極との密着性向上を図ることができる。

【0009】(2) 上記課題を解決するための本発明の要旨の第2は、画像表示のための電子放出素子用マトリックス基板であって、カソード側ガラス電極基板上に密着性強化層を介して、下部電極、絶縁体層、上部電極からなるカソード電極が形成されていることを特徴とする電子放出素子用マトリックス基板、にある。かかる電子放出素子用マトリックス基板であれば、ガラス電極基板とカソード電極または絶縁体層との密着性向上を図ることができる。

【0010】(3) 上記課題を解決するための本発明の要旨の第3は、画像表示のための電子放出素子用マトリックス基板の製造方法であって、カソード側ガラス電極基板上に低融点ガラスペーストを塗布する工程と、当該ガラスペーストを焼成して密着性強化層とする工程と、

密着性強化層上にカソード電極準備層を形成した後に当該電極層をパターン形成して一方の素子電極を形成する工程と、当該電極上に有機パラジウム化合物を含む有機溶媒を成膜する工程と、当該有機溶媒膜を焼成して電子放出膜を形成する工程とを順に行うことを特徴とする電子放出素子用マトリックス基板の製造方法、にある。かかる電子放出素子用マトリックス基板の製造方法であれば、ガラス電極基板とカソード電極との密着性向上を図ることができる。

10 【0011】(4) 上記課題を解決するための本発明の要旨の第4は、画像表示のための電子放出素子用マトリックス基板の製造方法であって、カソード側ガラス電極基板上に低融点ガラスペーストを塗布する工程と、当該ガラスペーストを焼成して密着性強化層とする工程と、密着性強化層上にカソード電極準備層を形成した後に当該電極層をパターン形成して一方の素子電極を形成する工程と、当該電極上および密着性強化層上にガラス微粒子を分散した感光性レジストを塗布し乾燥する工程と当該ガラス微粒子分散感光性レジストをパターン形成した後に焼成して絶縁層を形成する工程と、絶縁層上にカソード電極準備層を形成した後に当該電極層をパターン形成して他方の素子電極を形成する工程と、当該双方の電極上に有機パラジウム化合物を含む有機溶媒を成膜する工程と、当該有機溶媒膜を焼成して電子放出膜を形成する工程とを順に行うことを特徴とする電子放出素子用マトリックス基板の製造方法であれば、ガラス電極基板とカソード電極または絶縁層との密着性向上を図ることができる。

30 【0012】

【発明の実施の形態】次に、図面を参照して本発明の実施形態を説明することとする。図2は、単一の電子放出素子を基板上に形成した例を示す断面図である。図2

(A)は、ガラス基板100の同一面上に、カソード電極110、130を形成した例を、図2(B)は、ガラス基板100上に、下部電極110と絶縁層120を介して上部電極130を形成した例を示している。いずれの場合も電極110と電極130間には電子放出膜140が形成され、電極110と130間において電子放出がなされる。本発明の電子放出素子においては、このような電子放出素子において、ガラス基板100とカソード電極110、130またはガラス電極と絶縁層120との間に密着性強化層105が導入されていることに特徴がある。

40 【0013】図3は、本発明の電子放出素子用マトリックス基板の実施形態を示す斜視図である。ガラス基板100上には、4つの電子放出素子200を形成してなるマトリックス基板が示されている。ディスプレイパネルへ応用する場合、1つの電子放出素子が1画面分の表示動作を行うことになるので、この図3に示す例では、2

×2の合計4画素分の表示が可能になる。もちろん、実際のディスプレイに用いるマトリックス基板では、より多数の電子放出素子が配列されることになる。なお、図3の斜視図において、各構成要素に施されているハッチングは、断面を示すものではなく、個々の構成要素を容易に識別できるようにするためのものである。この図3に示すマトリックス基板の構造は次のとおりである。

【0014】まず、ガラス基板100上に、密着性強化層105を介して、列方向に伸びた下部電極110を複数（この例では2本）配置し、更に、行方向に伸びた上部電極130を複数（この例では2本）配置する。ここで、各下部電極110と各上部電極130とは、絶縁層120を介して交差しており、各交差部分の近傍には、下部電極110の突起部と上部電極130から分岐した上下一対の素子電極間に画素電極が形成されている（この例では、4組の画素電極が形成されている。）そして、各画素電極の側面には、通電により電子放出を行う機能をもった電子放出膜140が、電極間に形成されており、1組の電子放出素子200が構成されている。このような構成をもった電子放出素子200は、基板上にマトリックス状に配列され（この例では2行2列）、これらの電子放出素子200について、下部電極110は列方向配線層として機能し、上部電極130は行方向配線層として機能することになる。

【0015】このように、下部電極110および上部電極130が、それぞれガラス基板100上で縦横に伸びた配線層として機能し得るため、マトリックス状に配列された個々の電子放出素子に対する電子放出を制御する配線のための層を別途設ける必要がない。そのため、ディスプレイに応用する場合にも構造は非常に単純になり、マトリックス基板の製造も容易となる。なお、図3では電極110、130が立体的に形成されたマトリックス基板の実施例が図示されているが、これらの電極を図2(A)のように平面的に配置して、電極の交差部分のみを絶縁層を介してマトリックス基板とすることも勿論可能である。

【0016】＜本発明に係るマトリックス基板の製造方法＞本発明のマトリックス基板の製造方法を、図3に示すような構造の電子放出素子用マトリックス基板の製造を例として説明することとする。以下、その方法を図4～図12に示す斜視図を参照しながら説明する。なお、これらの斜視図においては、図3に示す各構成要素との対応関係を明らかにするためのハッチングを施すことにし、便宜上、1組の電子放出素子200の構成部分のみを図示することにする。実際には、基板上には多数の電子放出素子が同時に形成されることになる。

【0017】まず、図4に示すように、ガラス基板100上の全面に、適宜な方法で低融点のガラスフリットからなるペーストを全面に塗布する。その後、当該塗布後のガラス基板を焼成してガラス基板に低融点率のガラス

層を被着させる。このガラス層はガラス基板100と、その上に形成される電極層110、130や絶縁層120との密着性を高める密着性強化層105として機能することになる。その後、ガラス基板の上の全面に導電性をもった第1の準備層115を、スピンナーや真空蒸着法あるいはスパッタ法など一般的な成膜方法を用いて形成する。導電性層はそれ自体が感光性を有するものであってもよいし感光性を有しなくてもよい。それ自体は感光性を有しないものである場合は、当該準備層上に感光性レジストを更に設けて、フォトマスクを用いる一般的なパターン形成方法で電極パターンを形成する。図5は、感光性を有する導電性の準備層115をガラス基板上に形成した状態を示している。

【0018】次いで、フォトマスクM1を用いて電極パターンを露光し（図6）、現像して下部電極パターン110を形成する。この電極パターンの形成は、一般的なフォトリソグラフィおよびエッチングの手法の他に、フォトリソグラフィおよびサンドブラストの手法を用いることもできる。もっとも、準備層115としては、必ずしもその時点で導電性をもった層を用いる必要はない。例えば、感光性をもった樹脂中に金属微粒子を分散させてなる金属粒子分散型レジスト（いわゆる金属ペースト）を密着性強化層105上に塗布して感光性のペースト層を形成し、このペースト層を準備層115とし、フォトリソグラフィの手法により、このペースト層を露光後に現像してパターンニングを行い、最後に焼成工程を行って、ペースト層内の樹脂成分を除去すれば、導電性をもった下部電極110を得ることができる。

【0019】さて、何らかの方法により、図7のように下部電極110が得られたら、下部電極110および密着性強化層105上に、絶縁体粒子分散型の感光性層125を形成する（図8）。この感光性層125は、例えば、ポジ型の感光特性をもった樹脂中に絶縁体粒子を分散させた材料からなる層であり、後の焼成工程により樹脂成分を除去すれば、絶縁体層を形成することができる。この層の形成はスクリーン印刷法またはディスペンサーによる塗布方法等によって必要な部分に部分的に形成してもよいし、スピンコート法により、全面塗布してもよい。続いて、フォトマスクM2を用いて絶縁体層のパターンニングを行う。これは、図8のようにガラス基板の下部から露光する背面露光を行ってもよいし、基板前面からフォトマスクを使用する通常のパターン露光を行ってもよい。

【0020】図8のような背面露光の場合は、フォトマスクM2の部分と下部電極110の部分が遮光パターンとなるため、ポジ型の感光特性を有する層であれば、遮光された部分は現像後も残存し、透明なガラス基板100と密着性強化層105を透過して光の当たった部分は現像により溶解除去されることになる。そこで、この残存部に対して焼成工程を行って樹脂成分を除去す

ば、図9のように絶縁層120が形成できる。

【0021】続いて、図10に示すように、密着性強化層105および絶縁層120上の全面に、例えば、金属粒子分散型のポジ型感光特性をもった第2の準備層135を形成する。この第2の準備層135は、ポジ型の感光特性をもった樹脂中に金属微粒子を分散させた材料からなる感光性ペースト層であり、後の焼成工程により樹脂成分を除去すれば、金属質の導電層を形成することができる。

【0022】続いて、図10に示すように、フォトマスクM3を用い、矢印(1)の方向から前面露光を行う。このフォトマスクM3は、列方向に隣接する電子放出素子について互いに上部電極層130を分離するために必要な分離区間Zに対応する領域を露光するためのものである。このように、マトリックス基板上では、列方向に隣接する電子放出素子については、互いに上部電極130を分離する必要がある。図10に示す前面露光工程は、分離区間Zに相当する領域に対して露光を行い、後の現像工程において、分離区間Zに対する第2の準備層135を除去するためのものである。

【0023】なお、この一連の工程を示す斜視図では、説明の便宜上、1組の電子放出素子の製造プロセスを示す図が示されているが、実際には、ガラス基板100上にマトリックス状に配置された電子放出素子が同時に形成される。したがって、図10に示すフォトマスクM3は、実際には、図10において左右に連続したストライプ状のマスクパターンとなる。また、分離区間Zは、隣接する電子放出素子について、上部電極130を物理的に分離する機能を果たすことができればよいので、この分離区間Zについての高度な位置合わせ精度は要求されない。

【0024】続いて、基板全面に対する背面露光が、図10の矢印2の方向から行われる。この背面露光にはフォトマスクは使用せず、既に基板上に形成されている下部電極110および絶縁層120がフォトマスクとしての機能を果たすことになる。すなわち、第2の準備層135のうち、これらの各層の影になった部分は非露光部となり、それ以外の部分は露光部となる。そこで、この第2の準備層135に対して現像を行えば、露光部が除去され、非露光部だけが残存部として残ることになる。前面露光と背面露光は同時の工程で行ってもよいし、電極パターンに対応するフォトマスクパターンを作製して前面露光だけの方法で行うことももちろん可能である。しかし、この電極パターンに対応するフォトマスクを使用する場合には、上部電極と下部電極との位置の整合を正確に行う必要があり、大サイズのマトリックス基板全面において、このような位置の整合を図ることは至難に近いことになる。これに対して、背面露光法の場合は、下部電極パターン自体がフォトマスクの役割を果たすので、位置の整合が自ずからなされるという自己整合性の

利点がある。

【0025】こうして、列方向配線層として機能する下部電極110と、行方向配線層として機能する上部配線130とが形成でき、しかも、この配線層として機能する細長い部分に加えて突起部が形成され、この突起部には、下部電極110、絶縁層120、上部電極130からなる三層構造体が形成できる(図11)。そこで最後に、この突起部としての三層構造体の側面に電子放出膜140を形成すれば、図12に示すように、「縦型構造」を有する電子放出素子200を得ることができる。ここで、電子放出膜を形成する工程としては、たとえば、表面伝導型の電子放出現象が起こる材料を有機溶媒に溶かした溶剤を用意し、この溶剤を三層構造体の側面に塗布乾燥させるような方法を探ることができる。

【0026】<材質に関する実施例>本発明の画像表示のための電子放出素子用マトリックス基板には、各部の材質として、次のような材料が好適に使用できる。

【0027】(1) 基板ガラス：背面露光を行う場合は透明性の良い青板ガラスや光学ガラスあるいは石英基板等が使用できる。また、背面露光を行わない場合は透明性を特に考慮する必要はない。

(2) 密着性強化層：

① PbOを50%以上含み、ガラスの分相を防止する効果を持たせたり、軟化点を調整したり、熱膨張係数をガラス基板に合わせたりするために、 Al_2O_3 、 B_2O_3 、 SiO_2 、 MgO 、 SrO 、 BaO 等を含有する低融点ガラスフリットからなるペーストが一般的に使用される。これらの組成のものは、焼成後の熱膨張率が、 $4.5 \times 10^{-7}/^{\circ}C$ 程度であって、一般の板ガラスより低膨張率であるため、導電層や絶縁層との熱膨張率の差異に基づく剥離や破壊を緩和できるため密着性強化層として機能するからである。この材料をガラス基板に塗布する際には、スクリーン印刷法、浸漬法、吹き付け法、スピンナーによる回転塗布法等の手段が採られる。

② PbO 、 Al_2O_3 、 B_2O_3 、 SiO_2 、 MgO 、 SrO 、 BaO 等の無機絶縁体の混晶もしくはガラス物質。これらは、スパッタリング、イオンプレーティング等の真空蒸着法でガラス基板に薄膜形成される。

【0028】(3) 下部電極および上部電極：電極として機能する導電性材料であれば、どのようなものでもよいが、耐電圧性、耐熱性、加工性、耐腐食性、比抵抗性を考慮して適当な材料を選ぶのが好ましい。具体的には、 Al 、 Ni 、 Pd 、 Pt 、 W 、 Mo 、 Cr 、 Ti 、 Cu 、 Au 、 Ag などの金属材料を用いるのが好ましい。これらの金属材料をスパッタリングや真空蒸着により密着性強化層上に直接形成してもよいし、上記のように微粒子金属を分散した感光性レジストとして使用しパターン形成してもよい。

(4) 絶縁層：特に、表面伝導性の低い材料を用いるのが好ましく、具体的には、石英ガラス、 SiO_2 、 Si

3 N₄ などを用いるのが好ましい。

【0029】(5) 電子放出膜: 表面伝導型の電子放出現象が知られている材料であればどのような材料で構成してもかまわない。SnO₂、In₂O₃、PbOなどの金属酸化物、Au、Agなどの金属、カーボンその他各種半導体などが一般的に知られている材料である。

【0030】

【実施例】以下、本発明の実施例を図面を参照して説明することとする。

(実施例) 図4ないし図12は、本発明の一実施形態である電子放出素子用マトリックス基板を製造する工程を示す。

(1) <マトリックス基板の製造に関する実施例>

① 厚み5mmの清浄な青板ガラス基板100上に、スクリーン印刷法により、PbO等を主成分とするガラスペースト(日本電気硝子株式会社製「GP 350」)を、厚さ20μm厚で全面塗布し、その後、ピーク温度580°Cで10分間焼成する。これにより、青板ガラス基板上に密着性強化層105が形成された(図4)。

【0031】その密着性強化層105が形成された基板20上に、粒径が20Å~1μm程度のAu微粒子を分散させたポジ型感光性レジスト115をスピナーにより回転塗布する。オープンにて80°Cで30分間放置し乾燥させることで、膜厚7μmの有機金属分散型のレジスト層115を得た(図5)。空冷後、フォトマスクM1を使用して所望のパターンを露光し(図6)、現像を行う。この基板を400°Cに保持した焼成炉にて2時間焼成し、有機成分を分解除去し、膜厚3μmのAu層を得た。このAu層が図7に示す下部電極110となる。以上により下部電極のパターニングを終了する。

【0032】この基板上に、粒径が20Å~1μm程度のガラス微粒子を分散させたポジ型感光性レジスト120をスピナーにより回転塗布する。オープンにて80°Cで30分間放置し乾燥させることで、膜厚45μmの絶縁体分散レジスト層を得る。空冷後、所望のパターンを基板背面から露光し(図8)、続いて現像を行う。この基板を500°Cに保持した焼成炉にて3時間焼成し、有機成分を分解、除去することにより、膜厚22μmの絶縁体層120を得た。以上により絶縁体層のパターニングを終了する(図9)。

【0033】この基板上に、粒径が20Å~1μm程度のAu微粒子を分散させたポジ型感光性レジスト135をスピナーにより回転塗布する。オープンにて80°Cで30分間放置し乾燥させることで、膜厚7μmの有機金属分散薄膜層を得た。空冷後、フォトマスクM3を使用して所望のパターンを前面露光し、続いてマスクレスな背面露光を行い(図10)、次に現像を行う。この基板を400°Cに保持した焼成炉にて2時間焼成し、有機成分を分解、除去することにより、膜厚3μmのAu層を得た。以上により上部電極130のパターニング

を終了する(図11)。

【0034】次に、有機パラジウム化合物を含む有機溶媒(興野製薬工業株式会社製「キャタペーストCCP」)をスクリーン印刷法で所望の位置に印刷し、15分間放置し電極上に薄膜を形成した。その後、約200°Cで20分間焼成し、Pdの微粒子層からなる電子放出層140を得た(図12)。

【0035】(比較例) 実施例1と同様にして電子放出素子マトリックス基板を製造した。ただし、ガラス基板100への低融点ガラスペーストの塗布および焼成は行わなかった。

【0036】以上の方法で、実施例と比較例の電子放出素子用マトリックス基板の製造工程の特性を比較したところ、実施例の電子放出素子では焼成工程での温度変化による基板と電極層、絶縁層間などの亀裂、破損等が見られなかったが、比較例では、これらの不良が多発した。また、完成した実施例の電子放出素子マトリックス基板は基板と電極層、絶縁層の密着性が向上し、電極や絶縁体の後発的な破損などが解消された。

【0037】

【発明の効果】本発明では、電子放出素子用マトリックス基板において、ガラス基板と電極層、絶縁層間に密着性強化層を設けたので焼成工程での温度変化による基板と電極層、絶縁層間などの亀裂、破損等が低減し歩留りの向上を図ることができる。また、完成したマトリックス基板においても電極や絶縁体の後発的な破損などが解消され長期間安定して使用することができる。

【図面の簡単な説明】

【図1】 従来の画像表示用電子放出素子10から対向基板20に向けて電子放出が行われている状態を示す図である。

【図2】 単一の電子放出素子を基板上に形成した例を示す断面図である。

【図3】 本発明の電子放出素子用マトリックス基板の実施形態を示す斜視図である。

【図4】 本発明の一実施形態である電子放出素子用マトリックス基板の第1の製造工程を示す図である。

【図5】 本発明の一実施形態である電子放出素子用マトリックス基板の第2の製造工程を示す図である。

【図6】 本発明の一実施形態である電子放出素子用マトリックス基板の第3の製造工程を示す図である。

【図7】 本発明の一実施形態である電子放出素子用マトリックス基板の第4の製造工程を示す図である。

【図8】 本発明の一実施形態である電子放出素子用マトリックス基板の第5の製造工程を示す図である。

【図9】 本発明の一実施形態である電子放出素子用マトリックス基板の第6の製造工程を示す図である。

【図10】 本発明の一実施形態である電子放出素子用マトリックス基板の第7の製造工程を示す図である。

【図11】 本発明の一実施形態である電子放出素子用

11

12

マトリックス基板の第8の製造工程を示す図である。

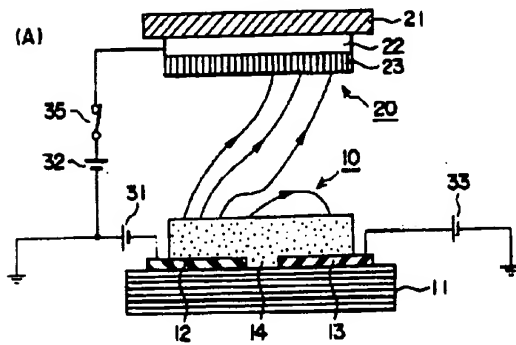
【図12】 本発明の一実施形態である電子放出素子用マトリックス基板の第9の製造工程を示す図である。

【符号の説明】

10 画像表示用電子放出素子
11 ガラス基板
12, 13 電極
14 電子放出膜
20 対向基板
21 ガラス基板
22 透明電極

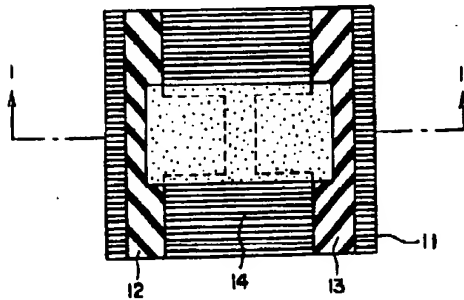
23 蛍光体層
31, 32, 33 電源
100 ガラス基板
105 密着性強化層
110 下部電極層
115, 135 導電性のレジスト層
120 絶縁層
125 絶縁体粒子分散型の感光性層
130 上部電極層
10 140 電子放出膜
200 電子放出素子

【図1】



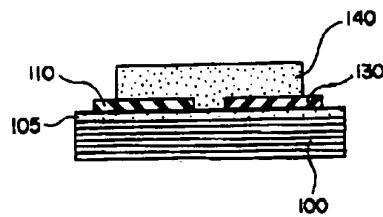
(B)

10

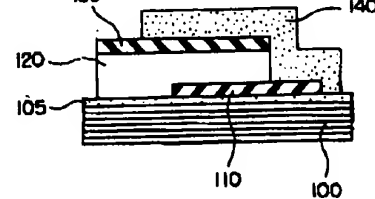


【図2】

(A)

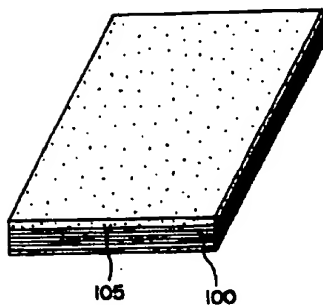


(B)

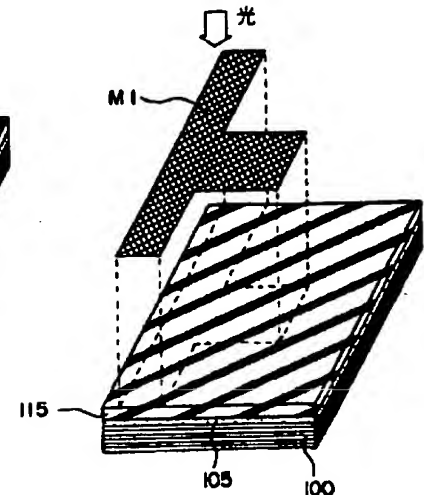
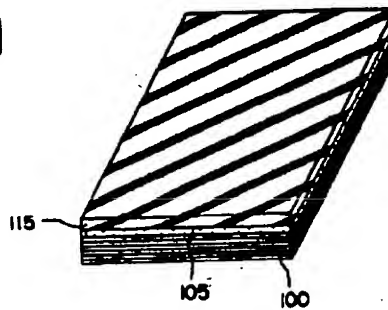


【図6】

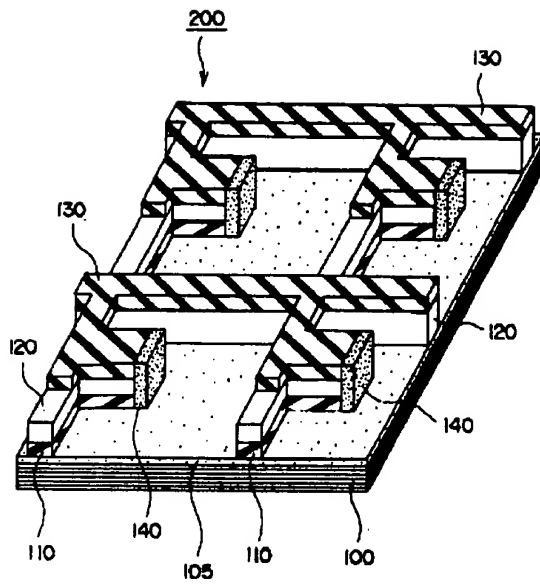
【図4】



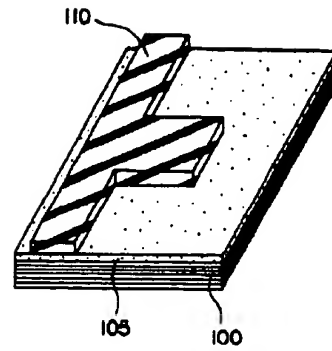
【図5】



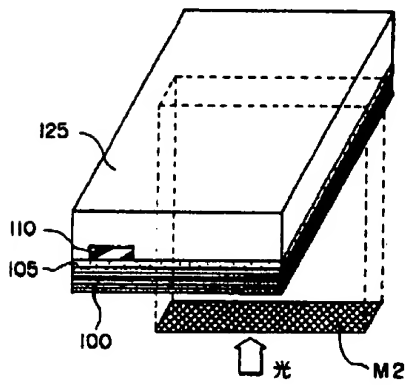
【図3】



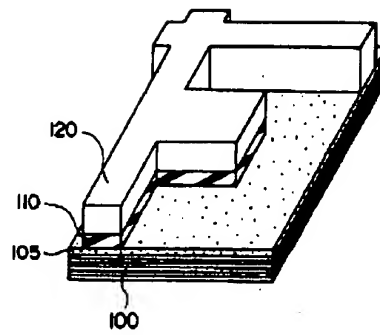
【図7】



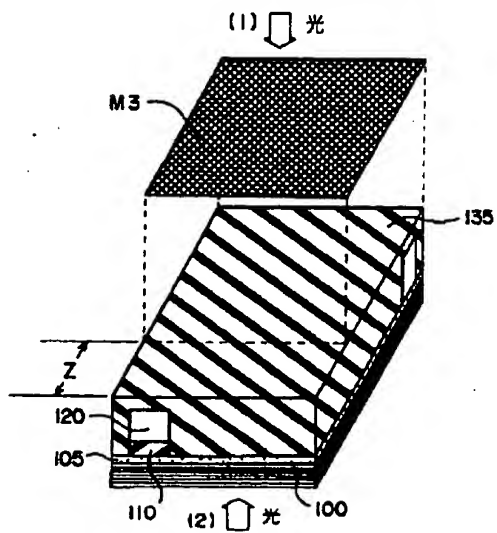
【図8】



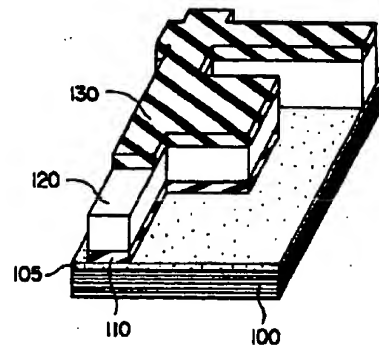
【図9】



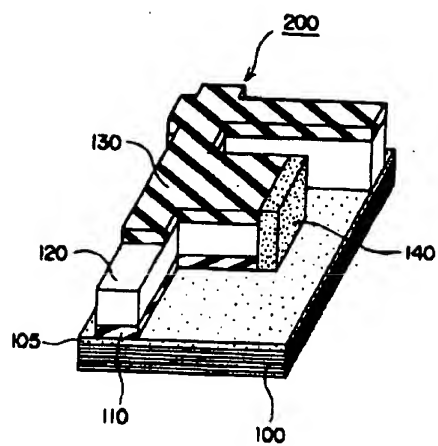
【図10】



【図11】



【図12】



THIS PAGE BLANK (USPTO)